

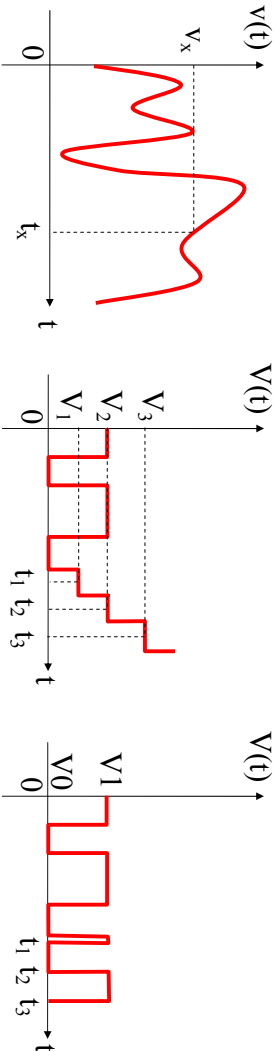
1. SAYISAL SİSTEMLERE GİRİŞ

Lojik devre temelleri dersinde, kısaca sayısal elektronik devrelerin analizi ve tasarımının temel kavram ve yöntemlerinin öğretilmesini amaçlamıştır. Konu ayrıca lojik tasarımı, anahtarlama devreleri, sayısal lojik ve sayısal tasarım gibi başka adlarla da anılır. Sayısal devreler; sayısal bilgisayarlar, elektronik hesap makineleri, sayısal kontrol cihazları, sayısal iletişim teçhizatı gibi sistemlerin tasarımında ve elektronik sayısal donanım gerektiren daha birçok uygulamada kullanılmaktadır.

Derste giriş bölümünden sonra sayısal sistemlerde kullanılan sayı sistemleri, sonraki bölümde ise temel kavram ve yöntemler anlatılmıştır. Dersin son bölümünde birleşimsel (combinatorial) devreler ele alınmış, sayısal lojik kapı devreleri, analiz ve tasarım yöntemleri anlatılmıştır.

Lojik devre temelleri dersi ile ilgili bilgilere ve ders notlarına erişmek için İnternet adresi aşağıda verilmiştir.

Ek bilgi İnternet adresi : <http://www.tuncayuzun.com/> veya www.yildiz.edu.tr/~uzun



a) analog işaret b) sayısal işaret c) ikili sayısal işaret

Şekil 1-2 Analog ve sayısal işaretlerin zamana bağlı değişimleri

Analog Bilgisayar (Analog Computer)

Çözülmek istenen matematiksel ifade → analog elektrik devresi

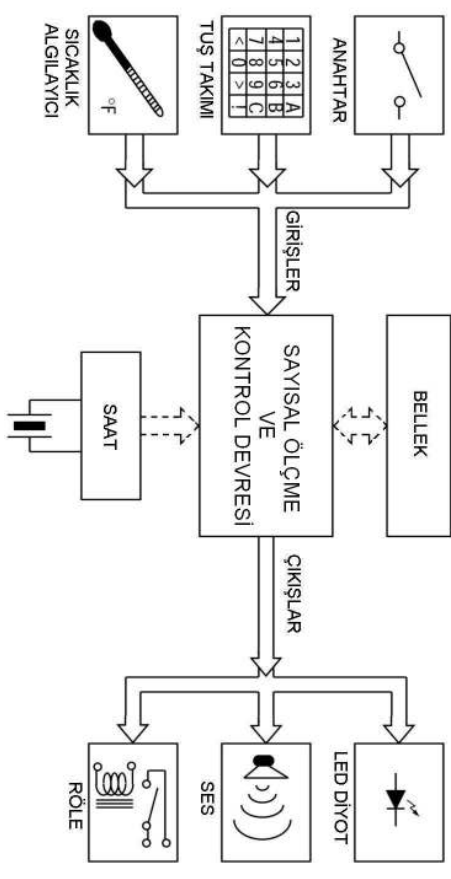
Giriş=elektiriksel işaret → işlem analog → sonuç=analog elektrik işareti

Sayısal Hesaplayıcı “Bilgisayar” (Digital Computer)”

Çözülmek istenen matematiksel ifade → yazılım

Giriş bilgisi=sayısal → işlem=program → çıkış bilgisi=sayısal

1.1. Sayısal Sistemlere Giriş



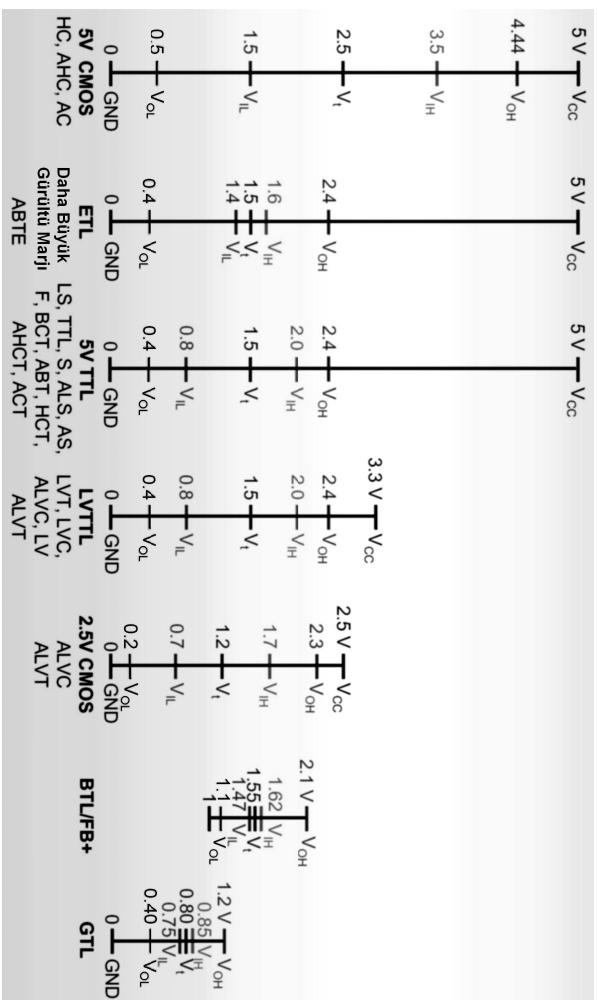
Şekil 1-1 Sayısal Sistem Uygulamaları

1. Giriş, Lojik Devre Temelleri, Y.Doç.Dr. Tuncay UZUN

1.2. Sayısal Lojik Tümeleşik Devre Teknolojisi

Sayısal elektronik devreler, elektronik devre üretim teknolojisinin gelişimine paralel olarak gelişmiş ve önceleri elektromekanik röleler, elektron tüpleri, ayrıntı transistörler ve yakın zamandan günümüze kadar da tümeleşik devreler kullanılarak gerçekleştirilmiştir. Tümeleşik devre teknolojisinin gelişmesiyle değişik özelliklerde lojik devreler ortaya çıkmıştır.

1920'li yıllardan itibaren röleler ve kontaktörler mantık devrelerinde kullanılmaya başlanmıştır. Bunu elektronikte kısaca lamba olarak adlandırılan elektron tüpünün kullanılması takip etmiştir. 1950'li yıllarda yarıiletken teknolojinin gelişmesiyle diyot ve transistör elemanı sayısal elektronik devrelerde, elektron tüpü ve elektromekanik malzemelerin yerine yaygın olarak kullanılmaya başlanmıştır. Daha sonraki aşamalar ise 1970'li yıllarda ayrıntı olarak direnç, diyot ve transistör kullanılan lojik devreler tümeleşik devreler haline getirilmiştir. 1980'li yıllarda ise programlanma özelliğine sahip sayısal elektronik işlemci ve denetleyici tümeleşik devreleri kullanılmıştır.

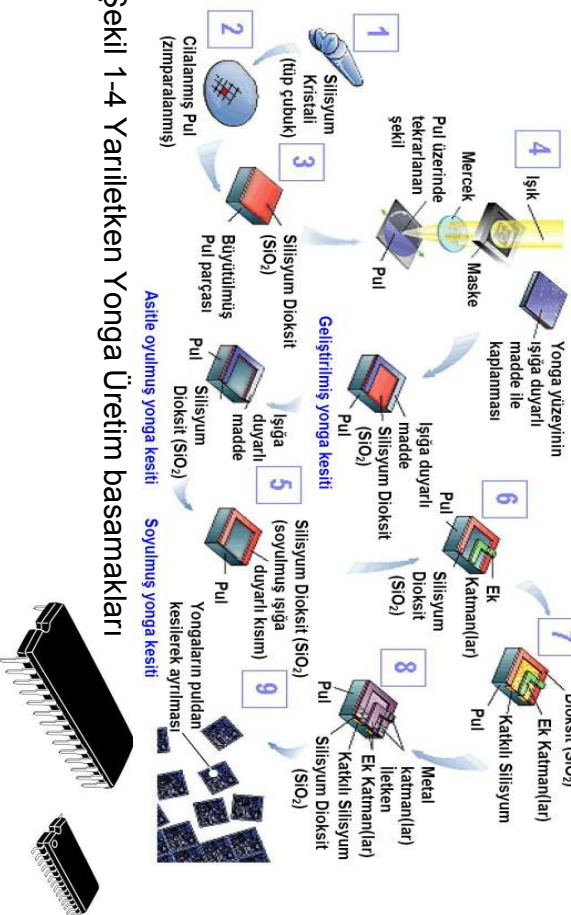


Şekil 1-3 Sayısal Tümeleşik Devrelerin Lojik Gerilim Seviyeleri

1. Giriş, Lojik Devre Temelleri, Y.Doç.Dr.Tuncay UZUN

1-5

1.2.1. Sayısal Tümeleşik Devre Üretim Teknolojisi



Şekil 1-4 Yariletken Yonga Üretim basamakları

1. Giriş, Lojik Devre Temelleri, Y.Doç.Dr.Tuncay UZUN

1-7

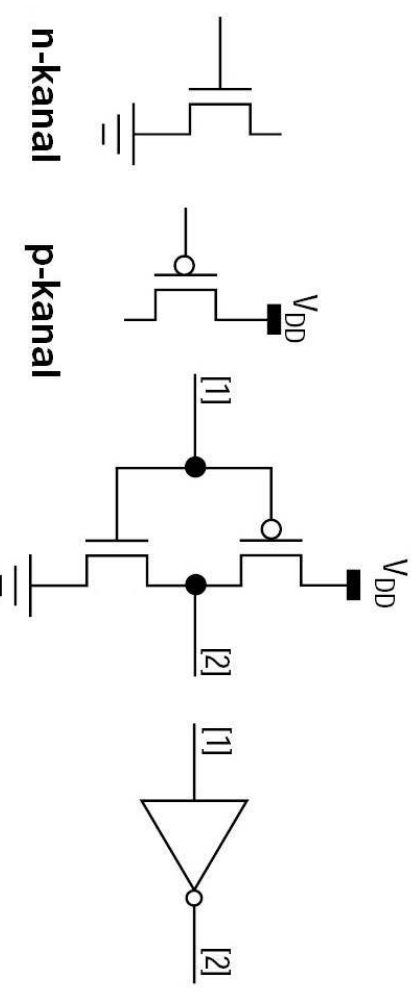
Tablo 1-1 Sayısal Tümeleşik Devre Teknolojileri

Lojik Aile	Çıkış Yılı	Teknoloji	Güç Harcaması	Sürme (I_{OH}/I_{OL})	Çalışma Hızı (ns)	Standart Paket Tipleri	V_{OH}, V_{OL}
TTL	1968	Bipolar	Yüksek	-15 / 24	18	DIP, SO	< 0.8 V
S	1974	Bipolar	Yüksek	-15 / 64	9	DIP, SO	< 0.8 V
LS	1976	Bipolar	Orta	-15 / 24	18	DIP, SO	< 0.8 V
ALS	1979	Bipolar	Orta	-15 / 24	10	DIP, SO, SSOP	< 0.8 V
HC/HCT	1975	CMOS	-Düşük	-8 / 18	25	DIP, SO	< 1 V
F	1983	Bipolar	+Yüksek	-15 / 64	6.5	DIP, SO, SSOP	< 0.8 V
AS	1982	Bipolar	+Yüksek	-15 / 64	6.2	DIP, SO	< 0.8 V
FCT	1986	CMOS	Düşük	-32 / 64	6.5 / 4.8	DIP, SO	> 2 V
BCI	1987	BICMOS	+Düşük	-15 / 64	5.5	DIP, SO	< 0.8 V
AC/ACT	1985	CMOS	Düşük	-24 / 24	10	DIP, SO	* > 2 V
ABT	1990	BICMOS	Düşük	-32 / 64	4.1	DIP, SO, SSOP, TSSOP	< 0.8 V
FCT - T	1991	CMOS	Düşük	-32 / 64	6.5 / 4.8 / 4.1	DIP, SO, SSOP, OSOP	< 1 V
LVT	1992	BICMOS	-Düşük	-32 / 64	4.2	SO, SSOP, TSSOP	< 0.8 V
LVC / ALVC	1993	CMOS	--Düşük	-24 / 24	7 / 3.6	SO, SSOP, TSSOP	< 0.8 V
ETL/ABTE	1993	BICMOS	Düşük	-60 / 90	4.6	SSOP, TSSOP	< 0.8 V
CBT	1994	BICMOS	Düşük	0	250 ps	SOIC, SSOP, TSSOP	< 0.8 V
AHC/AHCT	1996	CMOS	-Düşük	-8 / 8	8.5	DIP, SOIC, SSOP, TSSOP	< 1 V

1. Giriş, Lojik Devre Temelleri, Y.Doç.Dr.Tuncay UZUN

1-6

Şekil 1-5'de n-kanal ve p-kanal MOS transistorların sayısal lojik devrelerde çok kullanılan uç ve besleme bağlantıları gösterilmiştir. Bunun yanında her iki tip MOS transistorun kullandığı CMOS DEĞİL kapısının iç devresi verilmiştir.

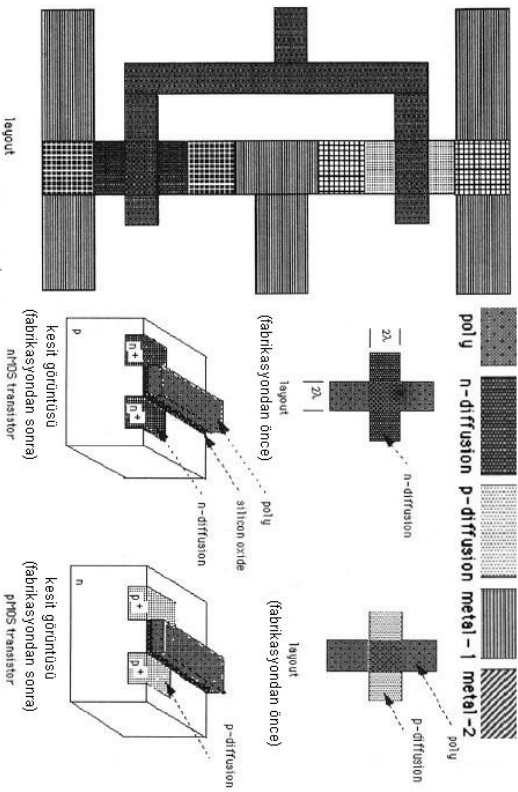


Şekil 1-5 MOS transistorlar ve CMOS tümleyen kapısı

1. Giriş, Lojik Devre Temelleri, Y.Doç.Dr.Tuncay UZUN

1-8

Şekil 1-6'de ise MOS transistörlerin ve CMOS tümleyen kapısının yonga tasarım grafikleri, yarıiletken devrenin fabrikasyon aşamalarındaki kesitleri ve açıklamaları görülmektedir.



Şekil 1-6 Yonga tasarım grafikleri ve CMOS tümleyen kapısı tasarımı